

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-347664

(43)Date of publication of application : 05.12.2003

(51)Int.Cl.

H01S 5/062
B41J 2/44

(21)Application number : 2002-155773

(71)Applicant : RICOH CO LTD

(22)Date of filing : 29.05.2002

(72)Inventor : ISHIDA MASAOKI
KYOGOKU HIROAKI
EMA HIDETOSHI
NIHEI YASUHIRO

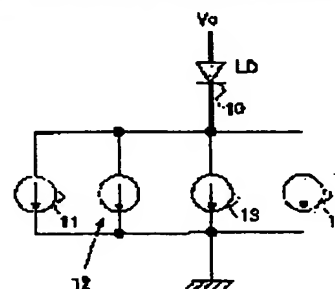
(54) SEMICONDUCTOR LASER DRIVE CIRCUIT AND IMAGE FORMING DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a high-speed and high-accuracy semiconductor laser drive circuit, and an image forming device.

SOLUTION: A drive current, which is made to flow into a semiconductor laser 10, is composed of a sum current from a bias current source 12, a threshold current source 11, a modulation current source 13, and a drive auxiliary current source 14. The bias current source 12 is set to be approximately 1 mA to several mA. The threshold current source 11 is the current source of a threshold where the semiconductor laser 10 emits light. Since the bias current source 12 flows, the threshold current source 11 may be a current where the current value is subtracted (a threshold current-a bias current). The modulation current source 13 is a current source which is modulated according to an input signal, thus controlling the light emission of the semiconductor laser 10. The drive auxiliary current source 14 supplies a current proportional to the modulation current and is an initial ON modulation current which flows during an initial short time when the modulation current is turned on.

本発明の基本概念図(基本構成)を説明するための図



LEGAL STATUS

[Date of request for examination]

23.08.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3466599

[Date of registration]

29.08.2003

BEST AVAILABLE COPY

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2003-347664

(P2003-347664A)

(43)公開日 平成15年12月5日(2003.12.5)

(51)Int.Cl.

識別記号

F I

テマコード(参考)

H 0 1 S 5/062

H 0 1 S 5/062

2 C 3 6 2

B 4 1 J 2/44

B 4 1 J 3/00

D 5 F 0 7 3

審査請求 有 請求項の数20 O L (全 16 頁)

(21)出願番号 特願2002-155773(P2002-155773)

(22)出願日 平成14年5月29日(2002.5.29)

(71)出願人 000006747

株式会社リコー

東京都大田区中馬込1丁目3番6号

(72)発明者 石田 雅章

東京都大田区中馬込1丁目3番6号 株式
会社リコー内

(72)発明者 京極 浩明

東京都大田区中馬込1丁目3番6号 株式
会社リコー内

(74)代理人 100070150

弁理士 伊東 忠彦

最終頁に続く

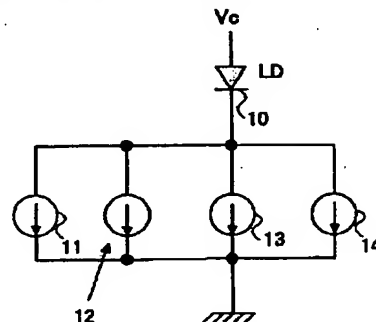
(54)【発明の名称】 半導体レーザ駆動回路及び画像形成装置

(57)【要約】

【課題】 高速で高精度な半導体レーザ駆動回路及び画像形成装置を提供することを目的とする。

【解決手段】 半導体レーザ10に流す駆動電流は、バイアス電流源12、閾値電流源11、変調電流源13及び駆動補助電流源14の四つの電流源からの和電流で構成されている。この内、バイアス電流源12は、1mA程度でせいぜい数mAとする。閾値電流源11は、半導体レーザ10が発光する閾値の電流源である。閾値電流源11は、バイアス電流源12が流れているので、その電流値を引いた電流(閾値電流-バイアス電流)であってもよい。また、変調電流源13は、入力された信号に応じて変調される電流源で、これにより、半導体レーザ10の発光が制御される。駆動補助電流源14は、変調電流に比例する大きさを持ち、変調電流がオンとなる初期の短い時間にオンする初期オン変調電流である。

本発明の基本概念図(基本構成)を説明するための図



【特許請求の範囲】

【請求項1】 半導体レーザに常時微小なバイアス電流を供給するバイアス電流生成手段と、前記半導体レーザに閾値電流を供給する閾値電流生成手段と、入力信号に応じて前記半導体レーザを発光させるように駆動する駆動電流を生成する駆動電流生成手段と、前記駆動電流生成手段のオン期間の開始と同時に電流が流れ、その後、所定の期間、電流が流れる駆動補助電流を生成する駆動補助電流生成手段を有し、
前記閾値電流生成手段は、前記入力信号から閾値電流を生成し、前記閾値電流生成手段により生成された閾値電流のオン期間は、前記駆動電流生成手段により発光する発光期間より長く、かつ、該発光期間を含む期間であり、

前記バイアス電流、前記駆動電流、前記閾値電流及び前記駆動補助電流の四つの電流の和電流で前記半導体レーザを駆動することを特徴とする半導体レーザ駆動回路。

【請求項2】 請求項1記載の半導体レーザ駆動回路において、

前記バイアス電流生成手段において生成される電流は、前記半導体レーザの両端に1.0V～1.5V以上の電圧を発生させる最小の電流であることを特徴とする半導体レーザ駆動回路。

【請求項3】 請求項1記載の半導体レーザ駆動回路において、

前記バイアス電流生成手段において生成される電流は、数mA以下であることを特徴とする半導体レーザ駆動回路。

【請求項4】 請求項1記載の半導体レーザ駆動回路において、

前記入力信号を所定時間遅延させて第1の遅延信号を生成する第1の遅延信号生成手段と、前記第1の遅延信号に基づいて前記半導体レーザを駆動する駆動電流生成手段と、前記入力信号と前記第1の遅延信号より前記閾値電流を生成する前記閾値電流生成手段と、前記第1の遅延信号を所定時間遅延させて第2の遅延信号を生成する第2の遅延信号生成手段と、前記第1の遅延信号と前記第2の遅延信号とにより前記駆動補助電流を生成する駆動補助電流生成手段と、を備えたことを特徴とする半導体レーザ駆動回路。

【請求項5】 請求項4記載の半導体レーザ駆動回路において、

前記第1の遅延信号生成手段の遅延量と前記第2の遅延信号生成手段の遅延量を、それぞれ独立に設定可能であることを特徴とする半導体レーザ駆動回路。

【請求項6】 請求項1記載の半導体レーザ駆動回路において、

前記入力信号を所定時間遅延させて第1の遅延信号を生成する第1の遅延信号生成手段と、前記第1の遅延信号に基づき前記半導体レーザを駆動する駆動電流生成手段

と、前記入力信号と前記第1の遅延信号より前記閾値電流を生成する前記閾値電流生成手段と、前記第1の遅延信号を微分した微分パルスに基づいて、前記駆動補助電流を生成する駆動補助電流生成手段と、を備えたことを特徴とする半導体レーザ駆動回路。

【請求項7】 請求項4ないし6いずれか一項記載の半導体レーザ駆動回路において、

前記閾値電流生成手段において生成した前記閾値電流は、前記駆動電流がオフとなる前にオフとならないことを特徴とする半導体レーザ駆動回路。

【請求項8】 請求項1記載の半導体レーザ駆動回路において、

前記駆動補助電流の大きさは、前記駆動電流に比例していることを特徴とする半導体レーザ駆動回路。

【請求項9】 請求項8記載の半導体レーザ駆動回路において、

前記駆動補助電流の大きさは、前記駆動電流より小さいことを特徴とする半導体レーザ駆動回路。

【請求項10】 請求項1記載の半導体レーザ駆動回路において、

前記駆動補助電流がオンとなる時間は、5ns以下であることを特徴とすることを特徴とする半導体レーザ駆動回路。

【請求項11】 請求項1記載の半導体レーザ駆動回路において、

前記駆動電流生成手段は、電源投入時又はリセット解除時に動作する初期化手段を有し、

前記初期化手段より、前記半導体レーザの発光時の光量が所定の値となるよう設定されることを特徴とする半導体レーザ駆動回路。

【請求項12】 請求項11記載の半導体レーザ駆動回路において、

前記初期化手段は、前記半導体レーザの光量が所定値の場合の電流又は電圧と、前記半導体レーザの光量が所定値より小さい場合の電流又は電圧との差分を検出して、前記半導体レーザの発光時の光量が所定の値となるよう設定することを特徴とする半導体レーザ駆動回路。

【請求項13】 請求項11記載の半導体レーザ駆動回路において、

前記初期化手段は、前記半導体レーザの光量が所定値の場合の電流又は電圧と、前記半導体レーザをオフセット発光させた場合の電流又は電圧との差分を検出して、前記半導体レーザの発光時の光量が所定の値となるよう設定することを特徴とする半導体レーザ駆動回路。

【請求項14】 請求項12記載の半導体レーザ駆動回路において、

前記初期化手段は、前記半導体レーザの光量が所定値の場合の電流又は電圧と、前記半導体レーザの光量が所定値の $1/N$ (N は、2以上の自然数)の場合の電流又は電圧との差分を検出して、前記半導体レーザの発光時の

光量が所定の値となるよう設定することを特徴とする半導体レーザ駆動回路。

【請求項15】 請求項12又は14記載の半導体レーザ駆動回路において、

前記初期化手段は、タイミング生成部と、前記差分を検出する検出部と、前記半導体レーザの発光時の光量を設定する電流設定部と、前記タイミング生成部より生成されるタイミングに基づき前記検出部が検出した値と、前記電流設定部により設定した値とが対応するように逐次比較を行う比較部とで構成されていることを特徴とする半導体レーザ駆動回路。

【請求項16】 請求項1ないし15いずれか一項記載の半導体レーザ駆動回路において、

前記半導体レーザの光出力を検知する受光部と、前記受光部によって検知された前記半導体レーザの光出力に比例した受光信号に基づいて、前記半導体レーザに供給される電流を制御する電流制御手段を有することを特徴とする半導体レーザ駆動回路。

【請求項17】 請求項16記載の半導体レーザ駆動回路において、

前記電流制御手段は、前記駆動電流生成手段がオン状態のときの前記制御信号をサンプルし、そのサンプル値に基づいて、前記閾値電流生成手段を制御することを特徴とする半導体レーザ駆動回路。

【請求項18】 請求項16記載の半導体レーザ駆動回路において、

前記半導体レーザを駆動する出力部の電圧を検出し、その検出値に基づき前記半導体レーザに供給する電源の電圧を制御することを特徴とする半導体レーザ駆動回路。

【請求項19】 画像変調信号によりその出力が変調される半導体レーザと、前記半導体レーザの光で回転感光体を走査する走査手段と、前記回転感光体に前記画像変調信号に応じた静電潜像を形成する画像形成装置において、

請求項1ないし18いずれか一項記載の半導体レーザ駆動回路により前記半導体レーザが駆動されることを特徴とする画像形成装置。

【請求項20】 請求項19記載の画像形成装置において、

前記駆動電流生成部のフルスケール値を、前記走査手段の走査に応じて変化させることによりシェーディング補正を行うことを特徴とする画像形成装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、半導体レーザ駆動回路及び画像形成装置に関し、より詳細には、レーザプリンタ、光ディスク装置、デジタル複写機、光通信装置等に利用される半導体レーザの半導体レーザ駆動回路及び画像形成装置に関する。

【0002】

【従来の技術】 従来の半導体レーザの駆動回路は、無バイアス方式と有バイアス方式に大別される。無バイアス方式は、半導体レーザのバイアス電流を0に設定して、入力信号に対応するパルス電流でレーザダイオード（以下、「LD」と言う。）を駆動する方式であり、有バイアス方式は、半導体レーザのバイアス電流を半導体レーザの閾値電流に設定し、常時上記バイアス電流を流しながら、入力信号に対応するパルス電流を上記バイアス電流に加えてLDを駆動する方式である。

【0003】

【発明が解決しようとする課題】 ところで、閾値電流の大きな半導体レーザを無バイアス方式にて駆動する場合、入力信号に対応する駆動電流がLDに印可されても、レーザ発振が可能な濃度のキャリアが生成されるまでにある程度の時間を要するため、発光遅延が生ずる。為、入力信号が発光遅延時間より十分大きい（発光遅延量が無視できる）場合には問題にならないが、レーザプリンタ、光ディスク装置、デジタル複写機等の高速化は、急速に、進んでおり、高速に半導体レーザを駆動したい場合には、所望のパルス幅より小さいパルスしか得ることができない。

【0004】 そこで、レーザ発光までの時間遅延を小さくするために、予め半導体レーザの発振閾値電流分を流す有バイアス方式が提案されている。この有バイアス方式は、予め半導体レーザの発振閾値電流分を流しているため、発光遅延時間はなくなるが、発光しない場合にも、常時、発振閾値付近で発光している（通常は200 μ W～300 μ W）ため、光通信の場合には消光比が小さくなり、レーザプリンタ、光ディスク装置、デジタル複写機等の場合には、地肌汚れの原因となる。

【0005】 このような問題を解決するために、光通信の分野においては、特開平4-283978号公報や特開平9-83050号公報等において、基本的に無バイアス方式を用い、発光させる直前に発振閾値電流を流す構成が提案されている。ところが、最近では、レーザプリンタ、光ディスク装置、デジタル複写機等において、更なる高解像度化を求めて、650nmの赤色LDや、更に400nmの紫外LD等を用いたシステムが実用化され始めている。これらの半導体レーザは、従来の1.3 μ mや1.5 μ m、780nm帯のLDに比べて、レーザ発振が可能な濃度のキャリアが生成されるまでに多くの時間を要する特性を有しており、上記方法においても所望のパルス幅より小さいパルス幅しか得ることができないという問題がある。

【0006】 また、短い時間（例えば、数ns以下）の光出力により低濃度を表現しようとする場合、発光出力がビームスポットのピーク強度まで到達しないためより低濃度となり、正しく濃度が表現できないという問題があった。この問題を解決するため、特開平5-328071公報に記載された発明は、光の立上り時に微分パルス

を重畳して低濃度領域の濃度を補正している。しかし、この方法では、微分パルスのピークを制御できないため、半導体レーザを破壊する危険性が高く、また、その微分パルスを重畳する時間も微分波形に依存するため、初期の極めて低い濃度に対しては補正出来ても、その後の階調表現がリニアに増加するとは限らない問題点がある。

【0007】本発明は、上記問題に鑑みなされたものであり、高速で高精度な半導体レーザ駆動回路及び画像形成装置を提供することを目的とするものである。

【0008】

【課題を解決するための手段】上記課題を解決するために、本件発明は、以下の特徴を有する課題を解決するための手段を採用している。

【0009】請求項1に記載された発明は、半導体レーザに常時微小なバイアス電流を供給するバイアス電流生成手段と、前記半導体レーザに閾値電流を供給する閾値電流生成手段と、入力信号に応じて前記半導体レーザを発光させるように駆動する駆動電流を生成する駆動電流生成手段と、前記駆動電流生成手段のオン期間の開始と同時に電流が流れ、その後、所定の期間、電流が流れる駆動補助電流を生成する駆動補助電流生成手段を有し、前記閾値電流生成手段は、前記入力信号から閾値電流を生成し、前記閾値電流生成手段により生成された閾値電流のオン期間は、前記駆動電流生成手段により発光する発光期間より長く、かつ、該発光期間を含む期間であり、前記バイアス電流、前記駆動電流、前記閾値電流及び前記駆動補助電流の四つの電流の和電流で前記半導体レーザを駆動することを特徴とする。

【0010】請求項1に記載された発明によれば、半導体レーザに常時微小なバイアス電流を供給するバイアス電流生成手段と、前記半導体レーザに閾値電流を供給する閾値電流生成手段と、入力信号に応じて前記半導体レーザを発光させるように駆動する駆動電流を生成する駆動電流生成手段と、前記駆動電流生成手段のオン期間の開始と同時に電流が流れ、その後、所定の期間、電流が流れる駆動補助電流を生成する駆動補助電流生成手段を有し、前記閾値電流生成手段は、前記入力信号から閾値電流を生成し、前記閾値電流生成手段により生成された閾値電流のオン期間は、前記駆動電流生成手段により発光する発光期間より長く、かつ、該発光期間を含む期間であり、前記バイアス電流、前記駆動電流、前記閾値電流及び前記駆動補助電流の四つの電流の和電流で前記半導体レーザを駆動することにより、半導体レーザの特性に寄らない、また低濃度における階調再現に優れた高速で高精度な半導体レーザ駆動回路を提供することができる。

【0011】請求項2に記載された発明は、請求項1記載の半導体レーザ駆動回路において、前記バイアス電流生成手段において生成される電流は、前記半導体レーザ

の両端に1.5V以下の電圧を発生させる電流であることを特徴とする。

【0012】請求項2に記載された発明によれば、バイアス電流生成手段において生成される電流は、半導体レーザの両端に1.0V～1.5V以上の電圧を発生させる最小の電流であることにより、小さい電流で、半導体レーザのインピーダンスを十分低下させることができ、さらに、電流値が小さいため、消光比が十分確保でき、かつ半導体レーザの特性に寄らない、また低濃度における階調再現に優れた高速で高精度な半導体レーザ駆動回路を提供することができる。

【0013】請求項3に記載された発明は、請求項1記載の半導体レーザ駆動回路において、前記バイアス電流生成手段において生成される電流は、数mA以下であることを特徴とする半導体レーザ駆動回路。

【0014】請求項2に記載された発明によれば、バイアス電流生成手段において生成される電流は、数mA以下であることにより、消光比が十分確保でき、かつ半導体レーザの特性に寄らない、また低濃度における階調再現に優れた高速で高精度な半導体レーザ駆動回路を提供することができる。

【0015】請求項4に記載された発明は、請求項1記載の半導体レーザ駆動回路において、前記入力信号を所定時間遅延させて第1の遅延信号を生成する第1の遅延信号生成手段と、前記第1の遅延信号に基づいて前記半導体レーザを駆動する駆動電流生成手段と、前記入力信号と前記第1の遅延信号より前記閾値電流を生成する前記閾値電流生成手段と、前記第1の遅延信号を所定時間遅延させて第2の遅延信号を生成する第2の遅延信号生成手段と、前記第1の遅延信号と前記第2の遅延信号とにより前記駆動補助電流を生成する駆動補助電流生成手段と、を備えたことを特徴とする。

【0016】請求項4に記載された発明によれば、入力信号を所定時間遅延させて第1の遅延信号を生成する第1の遅延信号生成手段と、第1の遅延信号に基づいて半導体レーザを駆動する駆動電流生成手段と、入力信号と前記第1の遅延信号より閾値電流を生成する閾値電流生成手段と、第1の遅延信号を所定時間遅延させて第2の遅延信号を生成する第2の遅延信号生成手段と、前記第1の遅延信号と第2の遅延信号とにより駆動補助電流を生成する駆動補助電流生成手段とを備えたことにより、請求項1記載の半導体レーザの特性に寄らない、また低濃度における階調再現に優れた高速で高精度な半導体レーザ駆動回路を提供することができる。

【0017】請求項5に記載された発明は、請求項4記載の半導体レーザ駆動回路において、前記第1の遅延信号生成手段の遅延量と前記第2の遅延信号生成手段の遅延量を、それぞれ独立に設定可能であることを特徴とする半導体レーザ駆動回路。

【0018】請求項5に記載された発明によれば、第1

の遅延信号生成手段の遅延量と第2の遅延信号生成手段の遅延量を、それぞれ独立に設定可能であることにより、半導体レーザの特性等を正確に補正して半導体レーザの特性に寄らない、また低濃度における階調再現に優れた高速で高精度な半導体レーザ駆動回路を提供することができる。

【0019】請求項6に記載された発明は、請求項1記載の半導体レーザ駆動回路において、前記入力信号を所定時間遅延させて第1の遅延信号を生成する第1の遅延信号生成手段と、前記第1の遅延信号に基づき前記半導体レーザを駆動する駆動電流生成手段と、前記入力信号と前記第1の遅延信号より前記閾値電流を生成する前記閾値電流生成手段と、前記第1の遅延信号を微分した微分パルスに基づいて、前記駆動補助電流を生成する駆動補助電流生成手段とを備えたことを特徴とする。

【0020】請求項6に記載された発明によれば、入力信号を所定時間遅延させて第1の遅延信号を生成する第1の遅延信号生成手段と、第1の遅延信号に基づき半導体レーザを駆動する駆動電流生成手段と、入力信号と前記第1の遅延信号より閾値電流を生成する閾値電流生成手段と、第1の遅延信号を微分した微分パルスに基づいて、駆動補助電流を生成する駆動補助電流生成手段とを備えたことにより、請求項1記載の半導体レーザの特性に寄らない、また低濃度における階調再現に優れた高速で高精度な半導体レーザ駆動回路を提供することができる。

【0021】請求項7に記載された発明は、請求項4ないし6いずれか一項記載の半導体レーザ駆動回路において、前記閾値電流生成手段において生成した前記閾値電流は、前記駆動電流がオフとなる前にオフとならないことを特徴とする。

【0022】請求項7に記載された発明によれば、閾値電流生成手段において生成した前記閾値電流は、前記駆動電流がオフとなる前にオフとならないことにより、変調信号より先に閾値オン信号がオフとなることが無くなるので、入力信号に応じてLDの発光を正確に行うことができるLD駆動回路を提供することができる。

【0023】請求項8に記載された発明は、請求項1記載の半導体レーザ駆動回路において、前記駆動補助電流の大きさは、前記駆動電流に比例していることを特徴とする。

【0024】請求項8に記載された発明によれば、駆動補助電流の大きさは、前記駆動電流に比例していることにより、半導体レーザの微分量子効率に変化しても、常に安全・安定に低濃度の階調再現を良好とすることができる高速で高精度の半導体レーザ駆動回路の具体的で実現可能な構成を提供することができる。

【0025】請求項9に記載された発明は、請求項8記載の半導体レーザ駆動回路において、前記駆動補助電流の大きさは、前記駆動電流より小さいことを特徴とする。

る。

【0026】請求項8に記載された発明によれば、駆動補助電流の大きさは、前記駆動電流より小さいことにより、半導体レーザを破壊したり、寿命を短くすることの無い、常に安全・安定に低濃度の階調再現を良好とすることができる高速で高精度の半導体レーザ駆動回路の具体的で実現可能な構成を提供することができる。

【0027】請求項10に記載された発明は、請求項1記載の半導体レーザ駆動回路において、前記駆動補助電流がオンとなる時間は、5ns以下であることを特徴とすることを特徴とする。

【0028】請求項10に記載された発明によれば、駆動補助電流がオンとなる時間は、5ns以下であることにより、半導体レーザを破壊したり、寿命を短くすることの無い、常に安全・安定に低濃度の階調再現を良好とすることができる高速で高精度の半導体レーザ駆動回路の具体的で実現可能な構成を提供することができる。

【0029】請求項11に記載された発明は、請求項1記載の半導体レーザ駆動回路において、前記駆動電流生成手段は、電源投入時又はリセット解除時に動作する初期化手段を有し、前記初期化手段より、前記半導体レーザの発光時の光量が所定の値となるよう設定されることを特徴とする。

【0030】請求項11に記載された発明によれば、駆動電流生成手段は、電源投入時又はリセット解除時に動作する初期化手段を有し、初期化手段より、半導体レーザの発光時の光量が所定の値となるよう設定されることにより、当初の半導体レーザの発光量が所定値となるように設定され、簡単な構成でオーバーシュート等を生じない、より高速で高精度なLD駆動及びパルス出力が可能なLD駆動回路を提供することができる。

【0031】請求項12に記載された発明は、請求項11記載の半導体レーザ駆動回路において、前記初期化手段は、前記半導体レーザの光量が所定値の場合の電流又は電圧と、前記半導体レーザの光量が所定値より小さい場合の電流又は電圧との差分を検出して、前記半導体レーザの発光時の光量が所定の値となるよう設定することを特徴とする。

【0032】請求項12に記載された発明によれば、初期化手段は、前記半導体レーザの光量が所定値の場合の電流又は電圧と、前記半導体レーザの光量が所定値より小さい場合の電流又は電圧との差分を検出して、前記半導体レーザの発光時の光量が所定の値となるよう設定することにより、当初の半導体レーザの発光量が所定値となるように設定され、簡単な構成でオーバーシュート等を生じない、より高速で高精度なLD駆動及びパルス出力が可能なLD駆動回路を提供することができる。

【0033】請求項13に記載された発明は、請求項11記載の半導体レーザ駆動回路において、前記初期化手段は、前記半導体レーザの光量が所定値の場合の電流又

は電圧と、前記半導体レーザをオフセット発光させた場合の電流又は電圧との差分を検出して、前記半導体レーザの発光時の光量が所定の値となるよう設定することを特徴とする。

【0034】請求項13に記載された発明によれば、初期化手段は、半導体レーザの光量が所定値の場合の電流又は電圧と、半導体レーザをオフセット発光させた場合の電流又は電圧との差分を検出して、半導体レーザの発光時の光量が所定の値となるよう設定することにより、当初の半導体レーザの発光量が所定値となるように設定され、簡単な構成でオーバーシュート等を生じない、より高速で高精度なLD駆動及びパルス出力が可能なLD駆動回路を提供することができる。

【0035】請求項14に記載された発明は、請求項12記載の半導体レーザ駆動回路において、前記初期化手段は、前記半導体レーザの光量が所定値の場合の電流又は電圧と、前記半導体レーザの光量が所定値の $1/N$ (N は、2以上の自然数)の場合の電流又は電圧との差分を検出して、前記半導体レーザの発光時の光量が所定の値となるよう設定することを特徴とする。

【0036】請求項14に記載された発明によれば、初期化手段は、半導体レーザの光量が所定値の場合の電流又は電圧と、半導体レーザの光量が所定値の $1/N$ (N は、2以上の自然数)の場合の電流又は電圧との差分を検出して、半導体レーザの発光時の光量が所定の値となるよう設定することにより、当初の半導体レーザの発光量が所定値となるように設定され、簡単な構成でオーバーシュート等を生じない、より高速で高精度なLD駆動及びパルス出力が可能なLD駆動回路を提供することができる。

【0037】請求項15に記載された発明は、請求項12又は14記載の半導体レーザ駆動回路において、前記初期化手段は、タイミング生成部と、前記差分を検出する検出部と、前記半導体レーザの発光時の光量を設定する電流設定部と、前記タイミング生成部より生成されるタイミングに基づき前記検出部が検出した値と、前記電流設定部により設定した値とが対応するように逐次比較を行う比較部とで構成されていることを特徴とする。

【0038】請求項15に記載された発明によれば、初期化手段は、タイミング生成部と、差分を検出する検出部と、半導体レーザの発光時の光量を設定する電流設定部と、タイミング生成部より生成されるタイミングに基づき検出部が検出した値と、電流設定部により設定した値とが対応するように逐次比較を行う比較部とで構成されていることにより、当初の半導体レーザの発光量が所定値となるように設定され、簡単な構成でオーバーシュート等を生じない、より高速で高精度なLD駆動及びパルス出力が可能なLD駆動回路を提供することができる。

【0039】請求項16に記載された発明は、請求項1

ないし15いずれか一項記載の半導体レーザ駆動回路において、前記半導体レーザの光出力を検知する受光部と、前記受光部によって検知された前記半導体レーザの光出力に比例した受光信号に基づいて、前記半導体レーザに供給される電流を制御する電流制御手段を有することを特徴とする。

【0040】請求項16に記載された発明によれば、半導体レーザの光出力を検知する受光部と、受光部によって検知された半導体レーザの光出力に比例した受光信号に基づいて、半導体レーザに供給される電流を制御する電流制御手段を有することにより、温度等による経時変化があっても、安定な出力が得られるLD駆動回路を提供することができる。

【0041】請求項17に記載された発明は、請求項16記載の半導体レーザ駆動回路において、前記電流制御手段は、前記駆動電流生成手段がオン状態のときの前記制御信号をサンプルし、そのサンプル値に基づいて、前記閾値電流生成手段を制御することを特徴とする。

【0042】請求項17に記載された発明によれば、電流制御手段は、駆動電流生成手段がオン状態のときの制御信号をサンプルし、そのサンプル値に基づいて、閾値電流生成手段を制御することにより、温度等による経時変化があっても、安定な出力が得られるLD駆動回路を提供することができる。

【0043】請求項18に記載された発明は、請求項16記載の半導体レーザ駆動回路において、前記半導体レーザを駆動する出力部の電圧を検出し、その検出値に基づき前記半導体レーザに供給する電源の電圧を制御することを特徴とする。

【0044】請求項18に記載された発明によれば、半導体レーザを駆動する出力部の電圧を検出し、その検出値に基づき前記半導体レーザに供給する電源の電圧を制御することにより、消費電力が少なく、多数のLDを駆動するLD駆動回路を提供することができる。

【0045】請求項19に記載された発明は、画像変調信号によりその出力が変調される半導体レーザと、前記半導体レーザの光で回転感光体を走査する走査手段と、前記回転感光体に前記画像変調信号に応じた静電潜像を形成する画像形成装置において、請求項1ないし18いずれか一項記載の半導体レーザ駆動回路により前記半導体レーザが駆動されることを特徴とする。

【0046】請求項19に記載された発明によれば、画像変調信号によりその出力が変調される半導体レーザと、半導体レーザの光で回転感光体を走査する走査手段と、回転感光体に画像変調信号に応じた静電潜像を形成する画像形成装置において、請求項1ないし18いずれか一項記載の半導体レーザ駆動回路により前記半導体レーザが駆動されることにより、より高速で高精度なパルス出力が可能な画像形成装置を実現することができる。

【0047】請求項20に記載された発明は、請求項1

9記載の画像形成装置において、前記駆動電流生成部のフルスケール値を、前記走査手段の走査に応じて変化させることによりシェーディング補正を行うことを特徴とする。

【0048】請求項20に記載された発明によれば、駆動電流生成部のフルスケール値を、前記走査手段の走査に応じて変化させることによりシェーディング補正を行うことにより、より高精度なドットを再現することができる、より高速で高精度なパルス出力が可能な画像形成装置を実現することができる。

【0049】

【発明の実施の形態】本発明は、LDの特性に着目し、バイアス電流と発振閾値電流と発光電流の三つの電流の和電流で半導体レーザを駆動する方式である。本発明におけるバイアス電流は、上述した有バイアス方式におけるバイアス電流と異なり、ごく微量の電流とする。半導体レーザの特性は、無バイアス状態ではインピーダンスはかなり大きく、この状態から閾値電流を流しても、半導体レーザ内インダクタンス成分等の影響によりすぐに発光遅延時間が無くなるレベルには行かないが、例えば、1mA程度でも半導体レーザに電流を流しておけば、半導体レーザのインピーダンスはかなり低下しているので、この状態から閾値電流を流すと、容易に発光遅延時間が無くなるレベルとなるため、かなり微小なバイアス電流でも有効である。

【0050】また、本発明のバイアス電流による半導体レーザの発光量は、十分小さいレベルにあるため、上述したように、有バイアス方式で問題となる光通信の場合には消光比が小さくなることも無いし、また、レーザプリンタ、光ディスク装置、デジタル複写機等の場合に適用しても、地肌汚れの原因となることも無い。

【0051】また、LD点灯開始時の初期に、発光電流に比例する電流を重畳し、その発光量と発光時間を制御することにより、LDを破壊することのない安全で、また、どのような特性のLDに対しても低濃度からリニアに濃度変化を実現することができる半導体レーザ駆動回路並びに画像形成装置を構成することができる。

【0052】次に、本発明の実施の形態について図面と共に説明する。

(本発明の基本構成)本発明の基本概念図(基本構成)を図1に示す。図1において、本発明の基本概念図を第1図に示す。第1図の構成を説明する。半導体レーザ10に流す駆動電流は、図に示すように閾値電流源11、バイアス電流源12、変調電流源13、変調電流に比例する大きさを持ち、変調電流がオンとなる初期の短い時間(例えば0.5ns~5ns)にオンする初期オン変調電流(駆動補助電流)源14の四つの電流の和電流で構成されている。この内、バイアス電流源12は、1mA程度でせいぜい数mAとする。閾値電流源11は、半導体レーザ10が発光する閾値を流す電流源である。図1

では、バイアス電流源12により、バイアス電流が流れているので、その電流値を引いた電流値(閾値電流-バイアス電流)であってもよい。

【0053】ここで、バイアス電流源について、図2、図3を用いて説明する。図2、図3にはあるLDに微小電流を流した場合の出力P(μ W)とLD降下電圧VLDDOWNの実測定結果を示す。図2、図3を見ると、LD降下電圧VLDDOWNはLD電流ILDが250 μ A時に既に1.4V程度発生しており、ILDが増えるにつれ、少しずつ大きくなる。LDには直流抵抗成分があるため、ILDが増えるとVLDDOWNも少しずつ大きくなる。ILDが0の時にVLDDOWNが0であるのに対し、ILDが250 μ A時は、VLDDOWNが1.4V発生しており、ILDに僅か250 μ A流しただけで、LDのインピーダンスが十分小さくなっていることが分かる。これにより、250 μ A流した後に閾値電流を流せば、その応答特性が十分向上することが予測できる。この予測のとおり、実験によれば、例えば、LDに1mA程度の微小なバイアス電流を流しておくことで、LDの降下電圧変化も少なく、高速にLDが応答する。また、この時のLDの発光出力は1mA時でも1.26 μ Wであり、通常のLD発光量が1mW以上であることを考えれば、0.1%程度であり、光通信における消光比や、レーザプリンタ、デジタル複写機における地汚れが発生することはないレベルであることが判る。また、LDアレイの様に、1つのPD(フォトダイオード)及び多くのLDを有している場合でも、1つのLDの光量の制御に対して、他のLDが約1 μ W程度の微発光をしていることは問題とならない。なお、図2、図3では、あるLDの特性を実測して、例として説明しているが、他のLDでも同様の特性を示している。

(第1の構成：閾値電流源の制御信号の生成)図4に、本発明の第1の構成例を示す。図4の構成は、LD10、閾値電流源11、バイアス電流源12、変調電流源13、初期オン変調電流源14、PD(フォトダイオード)20及び差動増幅器21から構成されている。

【0054】図4の構成では、閾値電流源の制御信号を生成する構成例を示している。LDの閾値電流源11は、温度により大きく変化するので、後述するように、閾値電流源を常時はサンプルホールド回路を用いて制御する。図4では、半導体レーザ10の光出力を検知するPD20の出力電圧と発光制御電圧とを比較し、PD20の出力と発光制御電圧とが一致するように、閾値電流源11を制御する。

【0055】一方、バイアス電流源12は、固定の微小電流で良く、また、変調電流源13及び初期オン変調電流源14は、初期設定時にLD固有の特性を測定して設定をすれば、温度による変化が少ないので、同じく、固定電流として良い。

【0056】このような構成にしたので、高速で高精度

な半導体レーザ駆動回路を提供することができる。

(第2の構成)図5に、本発明の第2の構成例を示す。図5の構成は、LD10、閾値電流源11、バイアス電流源12、変調電流源13、初期オン変調電流源14、PD20、差動増幅器21及びスイッチ回路31～33から構成されている。

【0057】図5では、スイッチ回路31に閾値オン信号が印加されると、閾値電流源11の電流がLD10に供給される。同様に、スイッチ回路32に変調信号が印加されると、変調電流源13の電流がLD10に供給される。同様に、スイッチ回路33に初期オン信号が印加されると、初期オン変調電流源14の電流がLD10に供給される。図5における変調信号、閾値オン信号及び初期オン変調信号のタイミングの例を図6、図7に示す。

【0058】図6には、発光指令信号(A)、発光指令信号の第1の遅延パルス(B)、発光指令信号の第2の遅延パルス(C)、変調信号(D)、閾値オン信号(E)、初期オン変調信号(F)、LD駆動電流(G)及びLD出力である光出力波形(H)が示されている。図5には示していないが、例えば、外部より入力される発光指令信号(A)が、遅延回路により遅延されて第1の遅延パルス(B)、第2の遅延パルス(C)となる。また、第1の遅延パルス信号が、変調信号(D)となり、発光指令信号(A)と第1の遅延パルス(B)の論理和が閾値オン信号(E)となり、第1の遅延パルス(B)と反転した第2の遅延パルス(C)との論理積が初期オン変調信号(F)となっている。

【0059】上記信号の生成に用いられる遅延回路は、例えば、簡単に、インバータ列やバッファ列により行わせても良いし、抵抗とコンデンサ等からなるローパスフィルタで遅延させその後波形整形した信号を用いても良い。どちらの場合も、遅延量を変更することは段数やフィルタ定数の変更により容易に実施することができる。

【0060】このとき、LD駆動電流(G)は、バイアス電流+閾値電流+変調電流+初期オン変調電流の四つの電流の和となる。また、閾値電流は、変調電流の1～10ns前にオンとなり、変調電流と同時にオフする構成となっている。この閾値電流と変調電流の時間差は、本来短い程良いが、実際のレーザプリンタやデジタル複写機を想定した場合に、1ドット分程度以下であれば閾値発光をしても、その部分は僅かに地汚れが出る程度であるので問題にならない。赤色LDや紫外LDを用いる場合には、赤外のLDに比較してレーザ発振が可能な濃度のキャリアが生成されるまでに時間を要する特性を有していることから、LDによっては10ns程度前に閾値電流を流す必要がある場合もある。しかしながら、LDドライバをASIC(Application Specific IC)化する場合には、遅延時間を外部より制御する機能を有していれば、閾値電流を流す時間の

設定を自由に行うことができるので、多種多様なLDに対応したLDドライバが実現できる。

【0061】また、初期オン変調電流に関しては、前述の様に、変調電流がオンとなる初期の短い時間(例えば0.5ns～5ns)がオンとするが、この時間は、LDの特性や、レーザプリンタ等の場合には感光体の感度特性等を考慮し、階調再現性が最も良好となる時間に設定すれば良い。また、その大きさ(変調電流のA倍)もLDの特性や感光体の感度特性等を考慮して設定を行う。例えば、通常は $A=0.1\sim1$ 程度に設定される。また、これ以上大きくAを設定すると、LDの定格を超える光量となり、LDを破壊する危険性が高く、LDの寿命及び安全性の点で問題となる。

【0062】図7は、図6とは別の駆動電流の場合の例を示す。図7には、図6と同じく、発光指令信号(A)、発光指令信号の第1の遅延パルス(B)、発光指令信号の第2の遅延パルス(C)、変調信号(D)、閾値オン信号(E)、初期オン変調信号(F)、LD駆動電流(G)及びLD出力である光出力波形(H)が示されている。

【0063】図7では、閾値オン信号を変調信号がオフになった後に、閾値電流をオフとしている。通常、閾値オン信号と変調信号を同時にオフすると言っても、高速に全く同一のタイミングでオフさせることが困難である為、変調信号のオフを確認後に閾値オン信号がオフとしている。しかしながら、その差はせいぜい数nsであり、レーザプリンタやデジタル複写機を想定した場合でも、僅か数ns間に地汚れが出る程度であるので画像上は問題にならない。このように構成することにより、変調信号より先に閾値オン信号がオフになることが無く、パルスを正確に出力できるLD駆動回路が実現できる。(変調電流源の初期設定)LD10のフルパワー(最大のパワー:P0)のときにLD10の両端の電圧 V_{LD_FULL} (そのときLDに流れている電流を I_{OP} とする)とし、また、閾値電流が流れ始めたときのLD10の両端の電圧 V_{LD_TH} (そのときLDに流れている電流を I_{TH} とする)とした場合に、これらの電圧の差を $V_{LDD} (=V_{LD_FULL} - V_{LD_TH})$ とし、これらの電流の差を $I_D (=I_{OP} - I_{TH})$ とする。そのとき、変調電流源の電流値を $(I_D (=I_{OP} - I_{TH}))$ とする。なお、電圧で設定する場合は、 $V_{LDD} (=V_{LD_FULL} - V_{LD_TH})$ を用いる。

【0064】このとき、最適な変調電流源の電流値は、 $(I_D (=I_{OP} - I_{TH}))$ である。つまり、変調電流源の電流値を $(I_{OP} - I_{TH})$ とした場合は、変調信号がオンのとき、閾値電流源11の電流(I_{TH})と合わせられて、LDがフルパワーで発光する。また、この場合は、閾値電流源11の電流と合わせられて、LDがフルパワーで発光する略臨界的な変調電流値であることから、最低の変調電流ということができ、電流の消耗も一番少なくて済む。また、閾値電流源11の電流及びバ

イアス電流源と合わせられても、LDに流れている電流を I_{OP} であり、過剰な電流をLDに供給することがなくなり、LDの寿命を延ばすことができる。

【0065】このように、最適な変調電流源の電流値を設定するために、図8の回路を用いる。図8の回路は、電源電圧投入時（又はLDオフ解除時）に、LDの微分量子効率（LDの電流に対する出力パワーの傾斜特性（微分特性））を検出して、その特性に基づいて、変調電流を初期設定するための回路である。

【0066】図8は、タイミング生成部51、微分量子効率検出部52、D/A（デジタル・アナログ変換）部53、電流検出部71、変調電流源13及びLD10を有している。タイミング生成部51は、所定のタイミングで、タイミング信号を発生する。微分量子効率検出部52は、タイミング生成部51からのタイミングに合わせて設定処理を行う。なお、微分量子効率検出部52は、半導体レーザの発光時の光量をD/A部53に設定する電流設定部（図示せず）と、半導体レーザの光量が所定値の場合の電流又は電圧と、半導体レーザの光量が所定値の $1/N$ （Nは、2以上の自然数）の場合の電流又は電圧との差分を検出する検出部（図示せず）と、該検出部が検出した値と該電流設定部により設定した値とが対応するように逐次比較を行う比較部（図示せず）とで構成され、設定処理は、以下に、詳しく説明する二つの方法で行う。D/A部53は、微分量子効率検出部52から、出力された変調電流源の電流値を設定するデジタル信号をアナログ信号に変換して、変調電流源13の電流値を制御する。

【0067】次に、微分量子効率検出部52における変調電流の設定の二つの方法について説明する。

【0068】図9、図10に基づいて、第1の方法を説明する。図9は、LDの微分量子効率特性を示す図であり、LDに供給される電流が増加し、電流値 I_{TH} になると、LDが発光し始める（そのときLDに印加されている電圧が V_{LDTH} であり、そのときのLDの出力電力は P_{TH} である。）。また、規格等で決まる最大のパワー P_O を出力する電流が電流を I_{OP} である（そのときLDに印加されている電圧が V_{LDOP} である。）。

【0069】図10(A)は、タイミング生成部51からのタイミング信号 $LVC O$ であり、図10(B)は、LDに供給される電流であり、図10(C)は、D/Aから出力されるアナログの設定信号である。なお、図10(C)の値は、一例であり、これに限られない。

【0070】また、タイミング生成部51は、初期化時のみ動作して、図10(A)に示すタイミング信号 $LVC O$ を微分量子効率検出部52に供給する。微分量子効率検出部52は、タイミング信号 $LVC O$ に基づいて、 $T=0$ から $T=9$ までの10タイミングを生成する。微分量子効率検出部52は、各タイミングに応じて処理を行い、タイミング生成部51からのタイミングに合わせて

D/A部53に、例えば、8ビットの値を出力する。D/A部53から、例えば、1、0.5、0.25、0.125、等の値を大きい順に出力する。

【0071】微分量子効率検出部52は、 $T=0$ にて、LDを強制点灯（フルパワー点灯）し、 $T=1$ にてLDをオフセット発光（ I_{TH} 近傍）させ、 $T=9$ にてLDをオフ（バイアス電流約1mA）と変化させる。また、 $T=1$ において、 $I_{OP}-I_{TH}$ の差分をホールドする。一方、タイミング生成部51からのタイミングに合わせてD/A部53に、 $T=0$ から $T=9$ まで、1、0.5、0.25、0.125、等の値を順に出力する。ここで、例えば、 $I_{OP}-I_{TH}$ の差分が、0.7mAであり、D/A部53の値、1、0.5、0.25、0.125等が、1mA、0.5mA、0.25mA、0.125mA等に対応するように、変調電流源13を制御するものであるとして、以下説明する。

【0072】 $T=2$ で、D/A部53から、1の出力が変調電流源13に印加され、変調電流源13から1mAの電流が流れる。この電流を電流検出部71が検出し、微分量子効率検出部52は、この1mAとホールドしている0.7mAと比較する。その結果、 $1mA > 0.7mA$ であるので、微分量子効率検出部52は、「1」を無視して、次のタイミングに備える。

【0073】 $T=3$ で、D/A部53から、0.5の出力が変調電流源13に印加され、変調電流源13から0.5mAの電流が流れる。この電流を電流検出部71が検出し、微分量子効率検出部52は、この0.5mAとホールドされている0.7mAと比較する。その結果、 $0.5mA < 0.7mA$ であるので、微分量子効率検出部52は、「0.5」をセットして、次のタイミングに備える。

【0074】 $T=4$ で、D/A部53から、0.25の出力が変調電流源13に印加され、変調電流源13から0.25mAの電流が流れる。この電流を電流検出部71が検出し、微分量子効率検出部52は、この0.25mAと先にセットした「0.5」に対応する「0.5mA」と合算した0.75mAと、ホールドされている0.7mAと比較する。その結果、 $0.75mA > 0.7mA$ であるので、微分量子効率検出部52は、「0.5」を無視して、次のタイミングに備える。

【0075】 $T=5$ で、D/A部53から、0.125の出力が変調電流源13に印加され、変調電流源13から0.125mAの電流が流れる。この電流を微分量子効率検出部52は検出して、先にセットされている「0.5」に対応する「0.5mA」と合算した0.625mAと、ホールドされている0.7mAと比較する。その結果、 $0.625mA < 0.7mA$ であるので、微分量子効率検出部52は、「0.125」をセットして、次のタイミングに備える。

【0076】 $T=6$ で、D/A部53から、0.062

5の出力が変調電流源13に印加され、変調電流源13から0.0625mAの電流が流れる。この電流を電流検出部71が検出し、微分量子効率検出部52は、この0.0625mAと先にセットされている「0.5」及び「0.125」に対応する「0.625mA」と合算した0.6875mAと、ホールドされている0.7mAと比較する。その結果、 $0.6875\text{mA} < 0.7\text{mA}$ であるので、微分量子効率検出部52は、「0.0625」をセットして、次のタイミングに備える。

【0077】 $T=7$ で、D/A部53から、0.03125の出力が変調電流源13に印加され、変調電流源13から0.03125mAの電流が流れる。この電流を電流検出部71が検出し、微分量子効率検出部52は、この0.03125mAとセットされている「0.5」、「0.125」及び「0.0625」に対応する「0.6875mA」と合算した0.71875mAと、ホールドされている0.7mAと比較する。その結果、 $0.71875\text{mA} > 0.7\text{mA}$ であるので、微分量子効率検出部52は、「0.03125」及びそれ以降を無視する。このようにして、変調電流源の初期設定の電流値を $(I_{OP}-I_{TH})$ に設定する。この例では、微分量子効率検出部52は、セットされた「0.5」、「0.125」及び「0.0625」の値をD/A部53の出力値とし、この出力値に対応する「0.6875mA」の電流が、変調電流源13から流れる。つまり、変調電流源13の最適な電流値として、0.6875mAが設定される。

【0078】なお、上記数値は、一例である。また、任意に丸めた数値とすることもできる。また、図10の例は、D/Aが8ビット構成の場合であるが、D/Aを構成するビット数により必要となるタイミング数を変更する。

【0079】また、この例の場合には、初期化時の閾値電流 I_{TH} を得るために、外部端子より所望のオフセット発光値が得られる様に設定を行う初期化時のみ動作する電流源を設けておくようにしても良い。また、タイミング信号LVCOは、外部端子によりそのタイミングを調整できる構成としても良い。

【0080】図11、図12に基づいて、第2の方法を説明する。第1の方法と異なるのは、微分量子効率検出部52にホールドする値として、 $(I_{OP}-I_{TH})$ を使用する代わりに、 I_{OP} の半分の値である I_{OP}' ($I_{OP}/2$)を用いて、 $(I_{OP}'-I_{TH})$ を使用している点である。

【0081】第2の方法は、微分量子効率検出部52では、ホールドされている $(I_{OP}/2-I_{TH})$ を2倍した値と、 $T=2$ から $T=9$ におけるD/A部53の値に対応する電流と比較する。それ以外は、第1の方法と同じであるので、説明は省略する。

【0082】なお、上記説明では、微分量子効率検出部

52にホールドする値として電流値 $(I_{OP}-I_{TH})$ 又は $(I_{OP}/2-I_{TH})$ を用いたが、この電流値 $(I_{OP}-I_{TH})$ 又は $(I_{OP}/2-I_{TH})$ に対応するLD電圧 $(V_{LDFULL}-V_{LDTH})$ 又は $(V_{LDFULL}/2-V_{LDTH})$ を用いて、LD電圧によって、変調電流源の初期設定を行ってもよい。

【0083】また、第1の方法では、D/A部53から、例えば、1、0.5、0.25、0.125、等のように、大きい順で、LDを駆動して比較している。その結果、最初の値が大きいので、LDの規格を大幅に越えて駆動する場合が生じ、LDの破損又は寿命の減縮の原因となる場合が生じる。しかしながら、第2の方法では、 $(I_{OP}-I_{TH})$ を用いる代わりに、 $(I_{OP}/2-I_{TH})$ を用いているので、このような問題は生じない。しかしながら、第2の方法では、 $(I_{OP}/2-I_{TH})$ を2倍した値と比較しているため、制御精度が、第1の方法より落ちる。

【0084】図8の回路を用いて、電源投入時やリセット解除時に、LDの微分量子効率に基づいて、最適な変調電流源の電流値を設定して、最適な変調電流源の電流値が、D/A部53にセットされる。

(第3の構成：閾値電流源の制御信号の生成)図13に、本発明の第3の構成例を示す。図13の構成は、LD10、閾値電流源11、バイアス電流源12、変調電流源13、初期オン変調電流源14、PD20、差動増幅器21、スイッチ回路31~33及びサンプル&ホールド回路41から構成されている。図5の構成とは、変調信号のオン/オフのタイミングで、サンプリング及びホールドするサンプル&ホールド回路41を有し、このサンプル&ホールド回路41の出力で、閾値電流源11を制御する点で異なる。

【0085】図13では、差動増幅器21の出力を、変調信号がオンのときにサンプリングを行ってホールドし、変調信号がない状態のときに、ホールドした信号により、閾値電流源11を制御する。この構成により、例えば、画像書き込み領域外でのみ光量調整を行うだけでなく、書き込み領域内でも、LD10がオンになれば、その都度サンプリングを行い、制御することが可能となる。

(第4の構成)図14は、本発明の第4の構成例を示す。図14の構成は、LD10、閾値電流源11、バイアス電流源12、変調電流源13、初期オン変調電流源14、PD20、差動増幅器21、スイッチ回路31~33、サンプル&ホールド回路41、タイミング生成部51、微分量子効率検出部52、D/A53、遅延回路54、閾値信号生成部55、遅延回路56及び論理回路57から構成されている。

【0086】第14図は、第6図、第7図で示したタイミング図の具体的構成例を1チップのASIC50で構成した場合の例である。図13の構成とは、①発光指令信号が、遅延回路54を経て変調信号となる点、②変

調信号Aと遅延回路56を経た信号Bとを、論理回路57で、所定の論理(A&(反転B))を行って、スイッチ回路33を制御する点、③図8で示した変調電流の初期設定するための回路(タイミング生成部51、微分量子効率検出部52、D/A部53等)により変調電流を初期設定する点、④閾値信号生成部55が、発光指令信号及び遅延信号の論理和を取って、閾値オン信号を生成している点で異なる。

【0087】また、閾値信号生成部55、遅延回路54及び論理回路57の出力信号は、それぞれ、スイッチ回路31、スイッチ回路32及びスイッチ回路33を制御することにより、第6図、第7図に示すようなLD駆動電流を生成することができる。

(第5の構成)図15は、本発明の第5の構成例を示す。図15の構成は、LD10、閾値電流源11、バイアス電流源12、変調電流源13、初期オン変調電流源14、PD20、差動増幅器21、スイッチ回路31~33、サンプル&ホールド回路41、タイミング生成部51、微分量子効率検出部52、D/A53、遅延回路54、閾値信号生成部55、遅延回路56、論理回路57、VLD検出回路61及びVLD制御回路62から構成されている。図14の構成とは、シェーディング補正機能とLD電源(VLD)制御機能を有する点で異なる。

【0088】まず、シェーディング補正機能を説明する。電源投入時やリセット解除時に検出されたLDの微分量子効率は、D/Aにセットされている。このD/A電流のフルスケールを決定する電流又は電圧を外部端子より入力して、そのフルスケールを変更すると、LDの発光量を変化させることが可能となる。例えば、ラスタースキャンを行うLD書き込み系では、中央部のエネルギー密度が高くなるため、LDの発光量としては逆補正をかけるように、走査する端は発光量を大きく、中央部は発光量を小さくする補正(シェーディング補正)を行う。この補正のスピードは、LDが1ラインを走査する時間内に変化が追従すれば良く、ゆっくりで良い。外部より1ライン走査する時間に従い、発光量を上記のように変化させる信号により、上記D/Aの電流値を変化させることでシェーディング補正を行う。

【0089】次に、LD電源(VLD)制御機能を説明する。VLDを制御する目的は、LD駆動部をASIC化した場合に、LDの駆動電流は、LDにもよるが100mA程度の大きな電流を流す必要があるため、ASICとしての消費電力に影響する。例えば、5V電源で、LDの降下電圧を2Vと仮定すれば、ASICとしてはLD電流だけで3Vで100mA、つまり300mWを必要とする。駆動するLD数が2個の場合にはLD電流だけで600mW、駆動するLD数が4個の場合にはLD電流だけで1200mWも必要とすることとなる。このままでは、多数のLDを駆動することが困難になる

為、VLDの制御を行う。先の例では、例えば、LDのカソード部が3Vとなるため、消費電力が大きくなったが、LDのカソード部が1V程度に制御できれば、LD電流によるASICの消費電力は1/3となる。VLDの検出は閾値オン信号又は変調信号がオン時にLDのカソード電位を検出し、ある所望の電圧(例えば1V)になる様、VLD制御信号をASIC外に出力する。VLD制御信号は、例えばパワートランジスタのベースに入力され、パワートランジスタのエミッタがLD電源に接続されていればVLDを制御する構成が実現できる。この制御速度は、LDの変調速度より十分遅いスピードで良いので、上記パワートランジスタは、LDに十分な電流を供給できるものであれば、どのようなものを用いても良い。このようなVLD制御機能を有することにより、消費電力が少なく多数のLDを駆動できるLD駆動回路を実現することができる。

(第6の構成)図16は、本発明の第6の構成例を示す。図16の構成は、LD10、閾値電流源11、バイアス電流源12、変調電流源13、初期オン変調電流源14、PD20、差動増幅器21、スイッチ回路31~33、サンプル&ホールド回路41、タイミング生成部51、微分量子効率検出部52、D/A53、遅延回路54、閾値信号生成部55、微分回路58、VLD検出回路61及びVLD制御回路62から構成されている。図15の構成とは、遅延回路56及び論理回路57に代えて、微分回路58としている点で異なる。

【0090】微分回路58は、遅延回路54の出力である変調信号を微分し、その出力で、スイッチ回路33を制御する。

【0091】図17に、LD駆動電流(G)の生成のタイミングを示す。発光指令信号(A)が、遅延回路54に印加され、その出力として、発光指令信号の遅延パルス(B)を得る。この発光指令信号の遅延パルス(B)は、変調信号(D)となる。発光指令信号の遅延パルス(B)は、微分回路58に印加される。微分回路58から、発光指令信号の微分パルス(C)が出力され、その出力信号が、スイッチ回路33を制御する。発光指令信号の微分パルス(C)は、立ち上がり時の微分パルスと立下り時の微分パルスを有する。スイッチ回路33は、立ち上がり時の微分パルスの拡大図における ΔC よりも大きな微分パルスにより制御される。その結果、 ΔT 期間だけ、スイッチ回路33をオンとし、初期オン変調電流源14からは、初期オン変調電流(F)が流れる。

【0092】図17に示す構成により、LD駆動電流(G)は、第6図、第7図に示されているものと、同じ電流を流すことができる。

【0093】また、上述した半導体レーザ駆動回路を用いて、画像形成装置を構成することができる。例えば、画像変調信号によりその出力が変調される半導体レーザと、半導体レーザの光で回転感光体を走査する走査手段

(図示せず)と、回転感光体に画像変調信号に応じた静電潜像を形成する静電潜像形成手段を有する画像形成装置において、上述した半導体レーザ駆動回路により、半導体レーザを駆動することにより、高速で高精度な半導体レーザ駆動回路を具備した画像形成装置を構成することができる。

【0094】

【発明の効果】 上述の如く本発明によれば、高速で高精度な半導体レーザ駆動回路及び画像形成装置を提供することができる。

【0095】

【図面の簡単な説明】

【図1】 本発明の基本概念図（基本構成）を説明するための図である。

【図2】 LEDの特性を説明するための図(その1)である。

【図3】 LEDの特性を説明するための図(その2)である。

【図4】 本発明の第1の構成例を説明するための図である。

【図5】 本発明の第2の構成例を説明するための図である。

【図6】 変調信号、閾値オン信号、初期オン変調信号、LD駆動電流及びLD出力の関係(その1)を説明するための図である。

【図7】 変調信号、閾値オン信号、初期オン変調信号、LD駆動電流及びLD出力の関係(その2)を説明するための図である。

【図8】 変調電流源の初期設定のための構成例を説明するための図である。

【図9】 変調電流源の初期設定の第1の方法を説明するための図(その1)である。

【図10】 変調電流源の初期設定の第1の方法を説明するための図(その2)である。

【図11】 変調電流源の初期設定の第2の方法を説明するための図(その1)である。

【図12】 変調電流源の初期設定の第2の方法を説明するための図(その2)である。

【図13】 本発明の第3の構成例を説明するための図である。

【図14】 本発明の第4の構成例を説明するための図である。

【図15】 本発明の第5の構成例を説明するための図である。

【図16】 本発明の第6の構成例を説明するための図である。

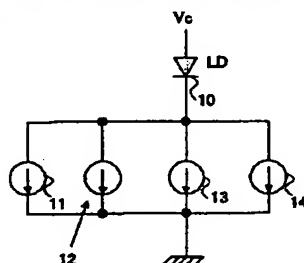
【図17】 変調信号、閾値オン信号、初期オン変調信号、LD駆動電流及びLD出力の関係(その3)を説明するための図である。

【符号の説明】

- 10 レーザダイオード(LD)
- 11 閾値電流源
- 12 バイアス電流源
- 13 変調電流源
- 14 初期オン変調電流源(駆動補助電流源)
- 20 フォトダイオード(PD)
- 21 差動増幅器
- 31、32、33 スイッチ回路
- 41 サンプルホールド回路
- 50 ASIC
- 51 タイミング生成部
- 52 微分量子効率検出部
- 53 D/A部
- 54、56 遅延回路
- 55 閾値信号生成部
- 57 論理回路
- 61 VLD制御部
- 62 VLD検出部

【図1】

本発明の基本概念図(基本構成)を説明するための図



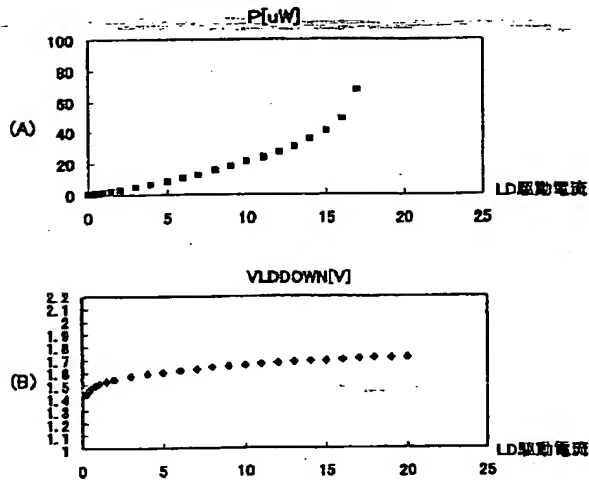
【図3】

LEDの特性を説明するための図(その2)

ILD[mA]	VLDOWN[V]	P[uw]
0	0	0.018
0.25	1.437	0.25
0.5	1.471	0.50
0.75	1.492	0.9
1	1.507	1.28
1.5	1.528	2.02
2	1.545	2.83
3	1.568	4.52
4	1.585	6.4
5	1.598	8.33

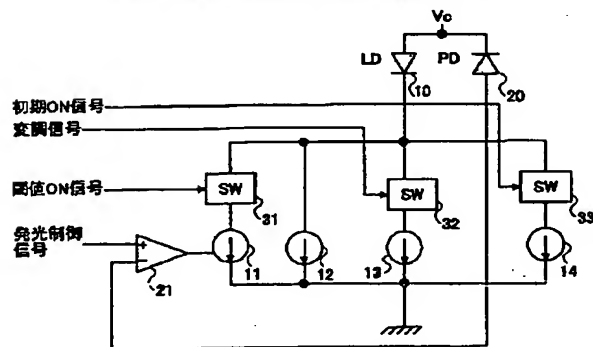
【図2】

LEDの特性を説明するための図(その1)



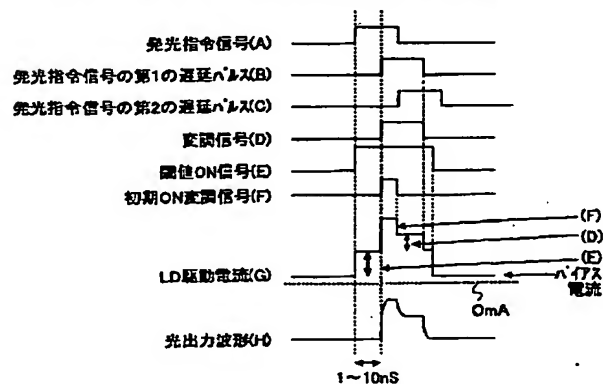
【図5】

本発明の第2の構成例を説明するための図



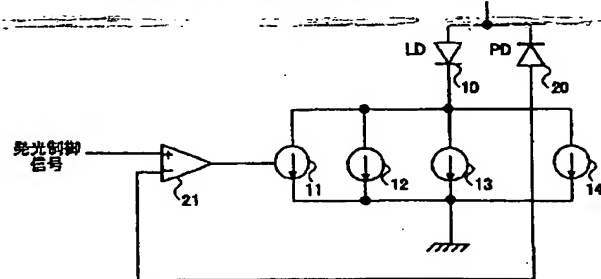
【図7】

変調信号、閾値オン信号、初期オン変調信号、LD駆動電流及びLD出力の関係(その2)を説明するための図



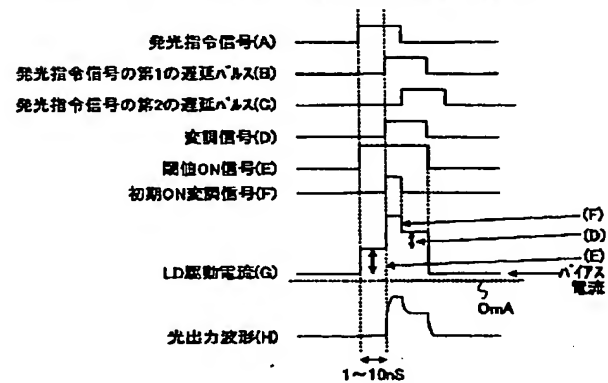
【図4】

本発明の第1の構成例を説明するための図



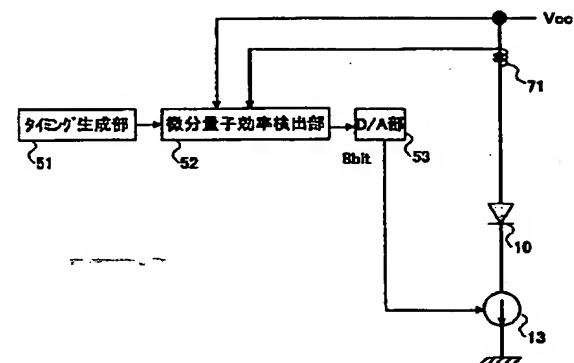
【図6】

変調信号、閾値オン信号、初期オン変調信号、LD駆動電流及びLD出力の関係(その1)を説明するための図



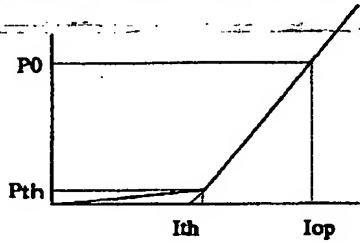
【図8】

変調電流源の初期設定のための構成例を説明するための図



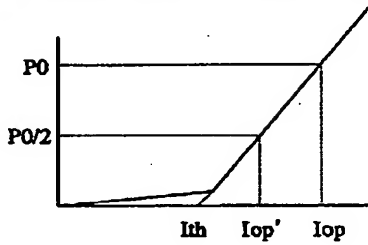
【図9】

変調電流源の初期設定の第1の方法を説明するための図(その1)



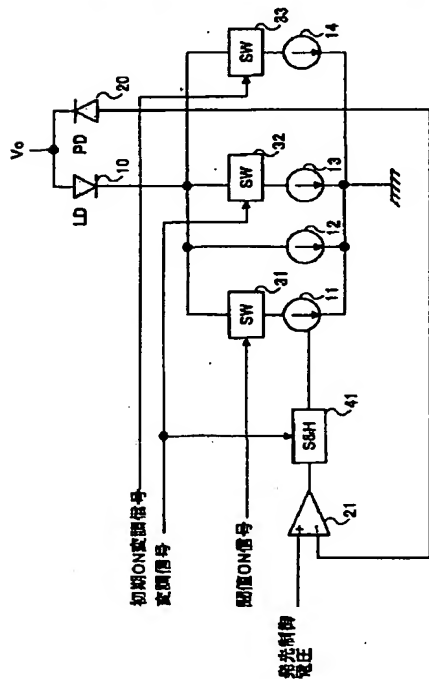
【図11】

変調電流源の初期設定の第2の方法を説明するための図(その1)



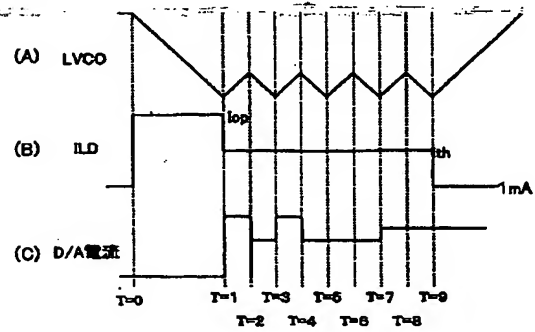
【図13】

本発明の第3の構成例を説明するための図



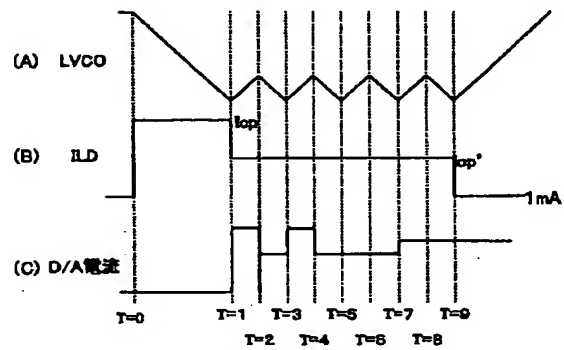
【図10】

変調電流源の初期設定の第1の方法を説明するための図(その2)



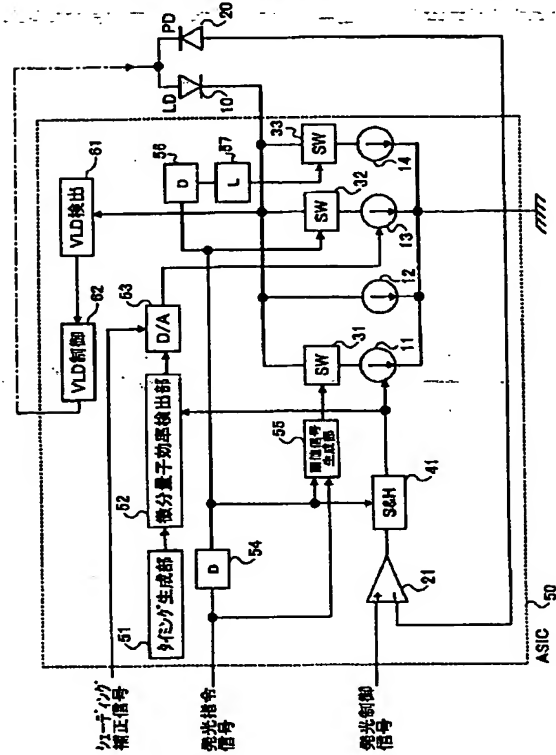
【図12】

変調電流源の初期設定の第2の方法を説明するための図(その2)

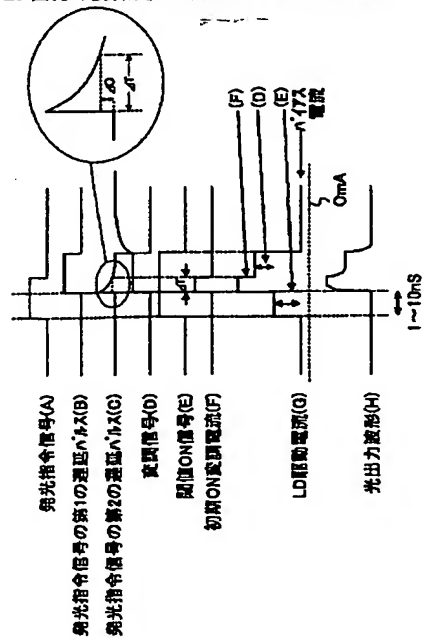


【图 1 5】

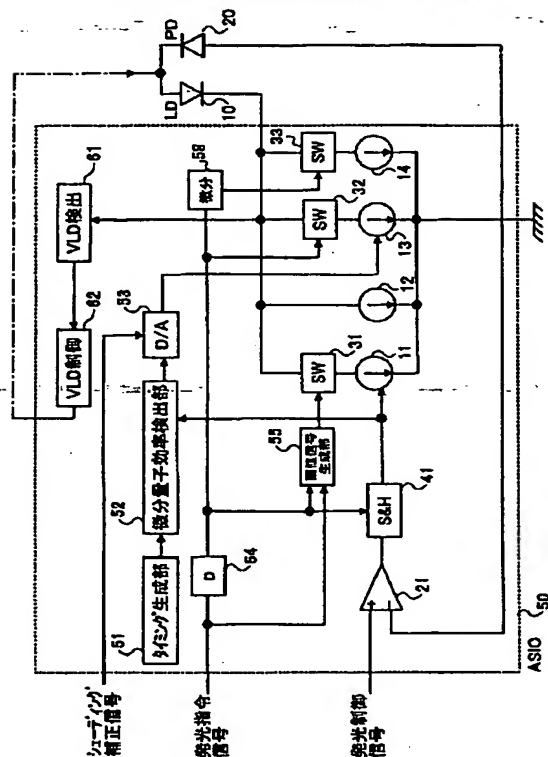
本発明の第5の構成例を説明するための図



変調信号、閾値オン信号、初期オン変調信号、LD駆動電流及びLD出力の関係(その3)を説明するための図



本発明の第6の構成例を説明するための図



(72)発明者 江間 秀利
東京都大田区中馬込1丁目3番6号 株式
会社リコ内

(72)発明者 二瓶 靖厚
東京都大田区中馬込1丁目3番6号 株式
会社リコ内

Fターム(参考) 2C362 AA12 AA55 AA61
5F073 BA07 EA13 EA14 GA03 GA04
GA12 GA26 GA27

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☐ BLACK BORDERS

☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES

☒ FADED TEXT OR DRAWING

☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING

☐ SKEWED/SLANTED IMAGES

☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS

☒ GRAY SCALE DOCUMENTS

☒ LINES OR MARKS ON ORIGINAL DOCUMENT

☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.